

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-185057

⑬ Int.Cl.<sup>5</sup>

H 01 L 21/90  
21/316

識別記号

L  
Y

庁内整理番号

6810-5F  
6810-5F

⑭ 公開 平成2年(1990)7月19日

審査請求 未請求 請求項の数 3 (全4頁)

⑮ 発明の名称 微細配線層を有する半導体装置

⑯ 特 願 平1-5428

⑰ 出 願 平1(1989)1月12日

⑱ 発 明 者 新 宮 原 正 三 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合  
研究所内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 鈴 江 武 彦 外3名

# 明 細 書

## 1. 発明の名称

微細配線層を有する半導体装置

## 2. 特許請求の範囲

(1) シリコン基板上に微細配線層を被着してなる半導体装置において、該配線層が熱伝導率単位、 $70\text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上の絶縁薄膜層を介して設けられていることを特徴とする微細配線層を有する半導体装置。

(2) 該微細配線層上面にも熱伝導率 $70\text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上の絶縁薄膜層が設けられている請求項1記載の半導体装置。

(3) 該絶縁薄膜層がAlN、SiC及びBeOのうちから選ばれる材料から形成されている請求項1又は2記載の半導体装置。

## 3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明はエレクトロマイグレーションによる配線層の断線現象の発生を防止するようにした微

細配線層を有する半導体装置に関する。

(従来の技術)

従来、半導体装置用シリコン基板上に配線層を形成する場合、まずシリコン基板上の所定部に $\text{SiO}_2$ 等の絶縁層を形成し、しかるのち、アルミニウム又はアルミニウム合金を蒸着し、ついでパターン化処理を施して所望の配線層を形成している。

(発明が解決しようとする課題)

ところで近時、配線パターンの微細化が進むにつれ、エレクトロマイグレーションによる配線パターンの断線不良が深刻な問題となっている。このエレクトロマイグレーションは高電流密度下において配線層を形成する金属原子が電子より運動量を受け取ることにより拡散に異方性が生ずる現象であり、この拡散原子流束の局所的発散が促進される結果としてボイドが成長して断線に至るものと考えられている。

この配線層の断線は特に線幅の太い電源線(電極部)と細い引出し線との接続部付近(特に負電

極部で多く発生し易い。これはジュール発熱により生じた配線内温度勾配が電極部と配線部との接続部で大きくなるため、エレクトロマイグレーションによる金属原子拡散流の発散が生じ易くなるためと考えられる。

次に、上記現象を図面を参照して説明する。第4図は配線の平均寿命加速試験に用いられた試料の断面図であり、S1基板1上にS1熱酸化膜2を厚さ $1.0\mu\text{m}$ に形成し、その上にAl-1% S1配線3を厚さ $0.8\mu\text{m}$ 形成したのち、その上にCVDによりPSG膜4を厚さ $1.2\mu\text{m}$ で被覆した。第5図はこの試料における陰極部3a( $200\mu\text{m} \times 200\mu\text{m}$ )と、陽極部3b( $200\mu\text{m} \times 200\mu\text{m}$ )と、その間を結ぶ配線部(線幅 $2\mu\text{m}$ 、長さ $2000\mu\text{m}$ )3cの平面図を示している。

この試料について、 $200^\circ\text{C}$ の雰囲気、電流密度 $1 \times 10^6 \text{ A/cm}^2$ にて平均寿命の評価をおこなったところ、第6図(A)に示す結果を得た。この第6図(A)から明らかなように断線は配線部3c

のほぼ全体にランダムに分布し、平均寿命(サンプル数=50)は400時間であった。

次に、上記加速試験において電流密度を $2 \times 10^6 \text{ A/cm}^2$ とした以外は同一条件下で試験をおこなったところ、第6図(B)に示す如く断線箇所は90%以上が陰極付近に集中し、平均寿命(サンプル数=50)は12時間であった。

第7図は上記試験において赤外線熱放射温度測定により電流負荷時の配線3の温度分布を測定した結果を示す。第7図中実線は電流密度 $2 \times 10^6 \text{ A/cm}^2$ の場合を示し、破線は電流密度 $1 \times 10^6 \text{ A/cm}^2$ の場合を示す。温度勾配の最大値は電流密度が $2 \times 10^6 \text{ A/cm}^2$ の場合には約 $1300^\circ\text{C/cm}$ となり、 $1 \times 10^6 \text{ A/cm}^2$ の場合の約 $200^\circ\text{C/cm}$ の8.5倍にも達した。

第8図は電流密度 $2 \times 10^6 \text{ A/cm}^2$ の場合の温度分布により生じる原子拡散流束と流束発散を示している。これから明らかなように陰極付近の配線部で負の極大を示し、この位置での著しいポイド形成を示唆している。

以上の結果から、高電流密度下では大きな温度勾配がエレクトロマイグレーションによる断線不良の原因であることが明らかになった。

従って、本発明は高電流密度下でも配線部3cの温度勾配が大きくなり、エレクトロマイグレーションに起因する断線の発生を効果的に防止し得る半導体装置を提供することを目的とする。

#### 〔発明の構成〕

(課題を解決するための手段)

本発明は上記課題を解決するため、シリコン基板と配線層との間に熱伝導性の大きい絶縁薄膜層を介在させるという手段を講じた。

即ち、本発明はシリコン基板上に微細配線層を被着してなる半導体装置において、該配線層が熱伝導率 $70 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上の絶縁薄膜層を介して設けられていることを特徴とする微細配線層を有する半導体装置を提供するものである。

なお、上記絶縁薄膜層はシリコン基板上のほか、配線層上にも形成し、配線内温度勾配の平坦化をより促進するようにしてもよい。

上記絶縁薄膜層としては任意に選択し得るものであり、例えばAlN、SiC、BeO等を使用し得る。この絶縁薄膜の熱伝導率は $70 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上であることを要するが、好ましくは $100 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上のものを選ぶ。なお、上限については特別の制限はないが一般には $500 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 程度以上のものを使用する必要はないと思われる。絶縁層の厚みについても特に制限はなく、熱伝導効果を考慮して適宜決定し得るが、一般に配線層の膜厚の $1/10$ 以上、5倍以下であれば十分である。

配線層の材質については特に限定はなく、アルミニウム、Al-Si合金等のアルミニウム合金、その他如何なるものであっても、本発明の効果を期待することができる。

#### (作用)

通常、絶縁膜として使用されている $\text{SiO}_2$ の熱伝導率は $5.5 \sim 7.5 \times 10^{-1} \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ であり、これに対し、本発明では $70 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上の絶縁膜が用いられるため、熱伝導率が

数百倍以上となり、配線部で発生したジュール熱は速やかにSi基板に流れ、又、配線部を横方向にも速やかに流れるため、配線部の温度分布が平坦化し、急峻な温度勾配に起因するエレクトロマイグレーションによる断線を効果的に防止することができる。絶縁膜の熱伝導率は $70 \sim 300 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ が良く、特に好ましい範囲は $80 \sim 200 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ である。

#### (実施例)

以下、本発明を図示の実施例を参照して説明する。

第1図は本発明の半導体装置の要部断面であって、Si基板11上に厚さ $1.0 \mu\text{m}$ のAlN膜12をスパッタ法により蒸着し、さらに、その上に厚さ $0.8 \mu\text{m}$ のAl-1%Si金属配線13を蒸着したのち、これら全面に厚さ $1.2 \mu\text{m}$ のPSG膜14をCVD法により被覆させた。

この金属配線13は第4図の場合と全く同一の寸法で形成し、平均寿命加速試験に供した。その結果、試験条件を、 $200^\circ\text{C}$ 雰囲気、電流密度

$2 \times 10^6 \text{ A/cm}^2$ とした場合でも第2図に示す如く断線箇所はほぼ均等に分布し、平均寿命(サンプル数50)は170時間であり、従来の $\text{SiO}_2$ を用いた場合の平均寿命12時間と比較して10倍以上に長くなることが確認された。又、上記電流印加時の配線内温度分布は第3図に示す如く、勾配がなだらかであり、最大温度勾配は $150^\circ\text{C}/\text{cm}$ であった。これは第7図に示す従来の場合の約9分の1であり、温度勾配に起因する断線不良が効果的に防止されていることを示している。

なお、上記実施例において、厚さ $1.0 \mu\text{m}$ のAlNを金属配線13形成後に全面に蒸着し、ついでPSG膜で同様に被覆させたところ、電流印加時の配線内温度分布がさらに平坦化することが確認された。

また、Si基板11に予め $\text{SiO}_2$ 膜を形成し、ついで上記実施例同様にAlN膜12、配線13、PSG膜、14を順次形成した場合でも、上記実施例と同様の十分な効果が得られることが確認さ

れた。

なお、上記実施例においてAlN膜の代りにSiC又はBeOからなる薄膜を同一厚みに蒸着し、ついで、同様に配線13、PSG膜14を順次形成した場合でも、AlNの場合とほぼ同様の配線層の断線防止作用を奏することが認められた。

#### (発明の効果)

以上詳述した如く、本発明の微細配線層を有する半導体装置においては、熱伝導率の大きい絶縁膜を配線層の少なくとも下面に配置させ、電流印加時の配線内温度勾配の平坦化を促進するようにしたから、エレクトロマイグレーションに基づく配線層の断線を効果的に防止することが可能となり、配線寿命を著るしく長くすることが可能となった。

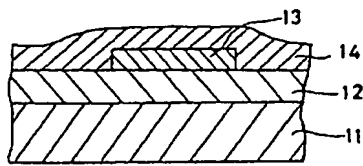
#### 4. 図面の簡単な説明

第1図は本発明の半導体装置の要部を示す断面図、第2図は本発明の一実施例におけるエレクトロマイグレーション寿命加速試験の結果に基づく断線箇所の分布を示す図、第3図は本発明の一

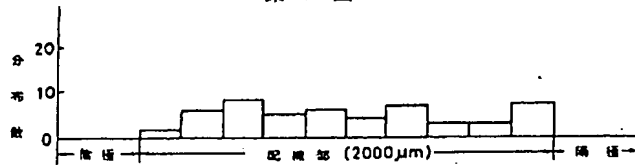
実施例における配線層の電流印加時の温度分布を示す線図、第4図は従来の半導体装置の配線層構成を示す断面図、第5図はエレクトロマイグレーション平均寿命加速試験用の配線パターンを示す平面図、第6図(A)、(B)は従来例の場合のエレクトロマイグレーション寿命加速試験の結果に基づく断線箇所の分布を示す図、第7図は従来例における配線層の電流印加時の温度分布を示す線図、第8図は第7図の温度分布におけるエレクトロマイグレーション原子拡散流速及び流速発散を示す線図である。

図中、1及び11…Si板、12…AlN膜、3及び13…金属配線、4及び14…PSG膜、2…Si熱酸化膜。

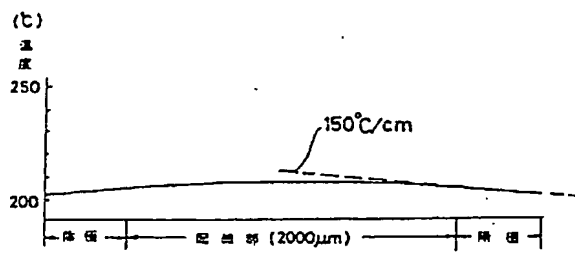
出願人代理人 弁理士 鈴 江 武 彦



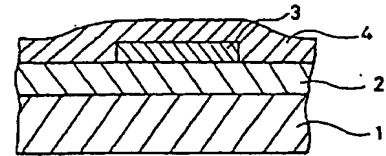
第 1 図



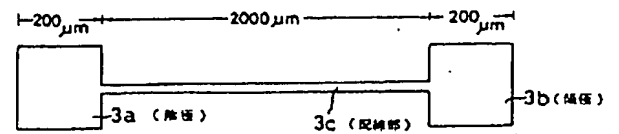
第 2 図



第 3 図



第 4 図



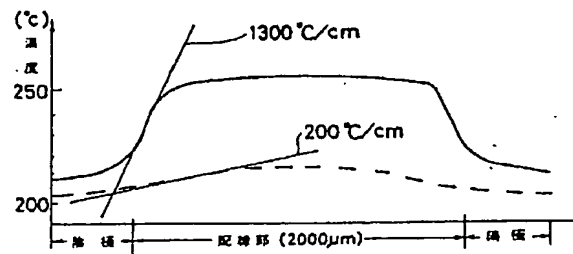
第 5 図



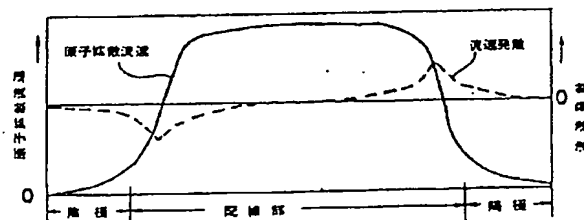
第 6 図 (A)



第 6 図 (B)



第 7 図



第 8 図

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-185057

(43)Date of publication of application : 19.07.1990

(51)Int.Cl.

H01L 21/90

H01L 21/316

(21)Application number : 01-005428

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 12.01.1989

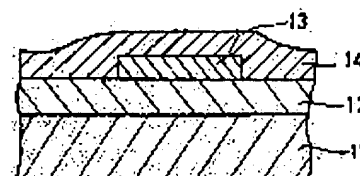
(72)Inventor : NIIMIYAHARA SHIYOUZOU

## (54) SEMICONDUCTOR DEVICE WITH FINE WIRING LAYER

### (57)Abstract:

**PURPOSE:** To prevent the occurrence of disconnection of a wiring layer due to an electromigration by providing a fine wiring layer on a silicon substrate through a thin insulating film layer having specific thermal conductivity.

**CONSTITUTION:** In a semiconductor device coated with a fine wiring layer on a silicon substrate 11, the wiring layer 13 is provided through a thin insulating film layer 12. The thin insulating film layer 12 is formed not only on the silicon substrate 11 but on the wiring layer 13 to accelerate the flattening of a temperature gradient in the wiring. The thin insulating film 12 may be arbitrarily selected, AlN, SiC, BeO, etc., may be, for example, employed. The thermal conductivity of the thin insulating film 12 must be  $70\text{W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$  or more and desirably  $100\text{W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$  or more is selected. Thus, the disconnection of a wiring layer based on an electromigration can be effectively prevented to increase wiring lifetime.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application]

converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ Int. Cl.<sup>3</sup>

H 01 L 21/90  
21/316

識別記号

L  
Y

庁内整理番号

6810-5F  
6810-5F

⑭ 公開 平成2年(1990)7月19日

審査請求 未請求 請求項の数 3 (全4頁)

⑮ 発明の名称 微細配線層を有する半導体装置

⑯ 特 願 平1-5428

⑰ 出 願 平1(1989)1月12日

⑱ 発 明 者 新 宮 原 正 三 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合  
研究所内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 鈴 江 武 彦 外3名

# 明 細 書

## 1. 発明の名称

微細配線層を有する半導体装置

## 2. 特許請求の範囲

(1) シリコン基板上に微細配線層を被着してなる半導体装置において、該配線層が熱伝導率単位、 $70 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上の絶縁薄膜層を介して設けられていることを特徴とする微細配線層を有する半導体装置。

(2) 該微細配線層上面にも熱伝導率 $70 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上の絶縁薄膜層が設けられている請求項1記載の半導体装置。

(3) 該絶縁薄膜層がAlN、SiC及びBeOのうちから選ばれる材料から形成されている請求項1又は2記載の半導体装置。

## 3. 発明の詳細な説明

[発明の目的]

(産業上の利用分野)

本発明はエレクトロマイグレーションによる配線層の断線現象の発生を防止するようにした微

細配線層を有する半導体装置に関する。

(従来技術)

従来、半導体装置用シリコン基板上に配線層を形成する場合、まずシリコン基板上の所定部にSiO<sub>2</sub>等の絶縁層を形成し、しかるのち、アルミニウム又はアルミニウム合金を蒸着し、ついでパターン化処理を施して所望の配線層を形成している。

(発明が解決しようとする課題)

ところで近時、配線パターンの微細化が進むにつれ、エレクトロマイグレーションによる配線パターンの断線不良が深刻な問題となっている。このエレクトロマイグレーションは高電流密度下において配線層を形成する金属原子が電子より運動量を受け取ることにより拡散に異方性が生ずる現象であり、この拡散原子流束の局所的発散が促進される結果としてボイドが成長して断線に至るものと考えられている。

この配線層の断線は特に線幅の太い電源線(電極部)と細い引出し線との接続部付近(特に負電

極部で多く発生し易い。これはジュール発熱により生じた配線内温度勾配が電極部と配線部との接続部で大きくなるため、エレクトロマイグレーションによる金属原子拡散流の発散が生じ易くなるためと考えられる。

次に、上記現象を図面を参照して説明する。第4図は配線の平均寿命加速試験に用いられた試料の断面図であり、S1基板1上にS1熱酸化膜2を厚さ $1.0\mu\text{m}$ に形成し、その上にAl-1% S1配線3を厚さ $0.8\mu\text{m}$ 形成したのち、その上にCVDによりPSG膜4を厚さ $1.2\mu\text{m}$ で被覆した。第5図はこの試料における陰極部3a( $200\mu\text{m} \times 200\mu\text{m}$ )と、陽極部3b( $200\mu\text{m} \times 200\mu\text{m}$ )と、その間を結ぶ配線部(線幅 $2\mu\text{m}$ 、長さ $2000\mu\text{m}$ )3cの平面図を示している。

この試料について、 $200^\circ\text{C}$ の雰囲気、電流密度 $1 \times 10^6 \text{ A/cm}^2$ にて平均寿命の評価をおこなったところ、第6図(A)に示す結果を得た。この第6図(A)から明らかなように断線は配線部3c

のほぼ全体にランダムに分布し、平均寿命(サンプル数=50)は400時間であった。

次に、上記加速試験において電流密度を $2 \times 10^6 \text{ A/cm}^2$ とした以外は同一条件下で試験をおこなったところ、第6図(B)に示す如く断線箇所は90%以上が陰極付近に集中し、平均寿命(サンプル数=50)は12時間であった。

第7図は上記試験において赤外線熱放射温度測定により電流負荷時の配線3の温度分布を測定した結果を示す。第7図中実線は電流密度 $2 \times 10^6 \text{ A/cm}^2$ の場合を示し、破線は電流密度 $1 \times 10^6 \text{ A/cm}^2$ の場合を示す。温度勾配の最大値は電流密度が $2 \times 10^6 \text{ A/cm}^2$ の場合には約 $1300^\circ\text{C/cm}$ となり、 $1 \times 10^6 \text{ A/cm}^2$ の場合の約 $200^\circ\text{C/cm}$ の8.5倍にも達した。

第8図は電流密度 $2 \times 10^6 \text{ A/cm}^2$ の場合の温度分布により生じる原子拡散流束と流束発散を示している。これから明らかなように陰極付近の配線部で負の極大を示し、この位置での著るしいポイド形成を示唆している。

以上の結果から、高電流密度下では大きな温度勾配がエレクトロマイグレーションによる断線不良の原因であることが明らかになった。

従って、本発明は高電流密度下でも配線部3cの温度勾配が大きくなり、エレクトロマイグレーションに起因する断線の発生を効果的に防止し得る半導体装置を提供することを目的とする。

#### [発明の構成]

(課題を解決するための手段)

本発明は上記課題を解決するため、シリコン基板と配線層との間に熱伝導性の大きい絶縁薄膜層を介在させるという手段を講じた。

即ち、本発明はシリコン基板上に微細配線層を被着してなる半導体装置において、該配線層が熱伝導率 $70 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上の絶縁薄膜層を介して設けられていることを特徴とする微細配線層を有する半導体装置を提供するものである。

なお、上記絶縁薄膜層はシリコン基板上のほか、配線層上にも形成し、配線内温度勾配の平坦化をより促進するようにしてもよい。

上記絶縁薄膜としては任意に選択し得るものであり、例えばAlN、SiC、BeO等を使用し得る。この絶縁薄膜の熱伝導率は $70 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上であることを要するが、好ましくは $100 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上のものを選ぶ。なお、上限については特別の制限はないが一般には $500 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 程度以上のものを使用する必要はないと思われる。絶縁層の厚みについても特に制限はなく、熱伝導効果を考慮して適宜決定し得るが、一般に配線層の膜厚の $1/10$ 以上、5倍以下であれば十分である。

配線層の材質については特に限定はなく、アルミニウム、Al-Si合金等のアルミニウム合金、その他如何なるものであっても、本発明の効果を期待することができる。

#### (作用)

通常、絶縁膜として使用されている $\text{SiO}_2$ の熱伝導率は $5.5 \sim 7.5 \times 10^{-1} \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ であり、これに対し、本発明では $70 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ 以上の絶縁膜が用いられるため、熱伝導率が



数百倍以上となり、配線部で発生したジュール熱は速やかにSi基板に流れ、又、配線部を横方向にも速やかに流れるため、配線部の温度分布が平坦化し、急峻な温度勾配に起因するエレクトロマイグレーションによる断線を効果的に防止することができる。絶縁膜の熱伝導率は $70 \sim 300 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ が良く、特に好ましい範囲は $80 \sim 200 \text{ W} \cdot \text{m}^{-1} \cdot \text{K}^{-1}$ である。

#### (実施例)

以下、本発明を図示の実施例を参照して説明する。

第1図は本発明の半導体装置の要部断面であって、Si基板11上に厚さ $1.0 \mu\text{m}$ のAlN膜12をスパッタ法により蒸着し、さらに、その上に厚さ $0.8 \mu\text{m}$ のAl-1%Si金属配線13を蒸着したのち、これら全面に厚さ $1.2 \mu\text{m}$ のPSG膜14をCVD法により被覆させた。

この金属配線13は第4図の場合と全く同一の寸法で形成し、平均寿命加速試験に供した。その結果、試験条件を、 $200^\circ\text{C}$ で雰囲気、電流密度

$2 \times 10^6 \text{ A/cm}^2$ とした場合でも第2図に示す如く断線箇所はほぼ均等に分布し、平均寿命(サンプル数=50)は170時間であり、従来の $\text{SiO}_2$ を用いた場合の平均寿命12時間と比較して10倍以上に長くなることが確認された。又、上記電流印加時の配線内温度分布は第3図に示す如く、勾配がなだらかであり、最大温度勾配は $150^\circ\text{C/cm}$ であった。これは第7図に示す従来の場合の約9分の1であり、温度勾配に起因する断線不良が効果的に防止されていることを示している。

なお、上記実施例において、厚さ $1.0 \mu\text{m}$ のAlNを金属配線13形成後に全面に蒸着し、ついでPSG膜で同様に被覆させたところ、電流印加時の配線内温度分布がさらに平坦化することが確認された。

また、Si基板11に予め $\text{SiO}_2$ 膜を形成し、ついで上記実施例同様にAlN膜12、配線13、PSG膜、14を順次形成した場合でも、上記実施例と同様の十分な効果が得られることが確認さ

れた。

なお、上記実施例においてAlN膜の代りにSiC又はBeOからなる薄膜を同一厚みに蒸着し、ついで、同様に配線13、PSG膜14を順次形成した場合でも、AlNの場合とほぼ同様の配線層の断線防止作用を奏することが認められた。

#### (発明の効果)

以上詳述した如く、本発明の微細配線層を有する半導体装置においては、熱伝導率の大きい絶縁膜を配線層の少なくとも下面に配置させ、電流印加時の配線内温度勾配の平坦化を促進するようにしたから、エレクトロマイグレーションに基づく配線層の断線を効果的に防止することが可能となり、配線寿命を著しく長くすることが可能となった。

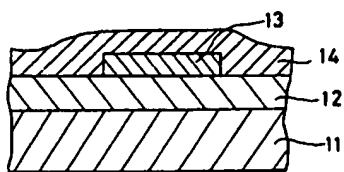
#### 4. 図面の簡単な説明

第1図は本発明の半導体装置の要部を示す断面図、第2図は本発明の一実施例におけるエレクトロマイグレーション寿命加速試験の結果に基づく断線箇所の分布を示す図、第3図は本発明の一

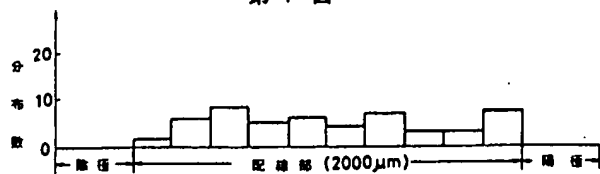
実施例における配線層の電流印加時の温度分布を示す線図、第4図は従来の半導体装置の配線層構成を示す断面図、第5図はエレクトロマイグレーション平均寿命加速試験用の配線パターンを示す平面図、第6図(A)、(B)は従来例の場合のエレクトロマイグレーション寿命加速試験の結果に基づく断線箇所の分布を示す図、第7図は従来例における配線層の電流印加時の温度分布を示す線図、第8図は第7図の温度分布におけるエレクトロマイグレーション原子拡散流速及び流速発散を示す線図である。

図中、1及び11…Si板、12…AlN膜、3及び13…金属配線、4及び14…PSG膜、2…Si熱酸化膜。

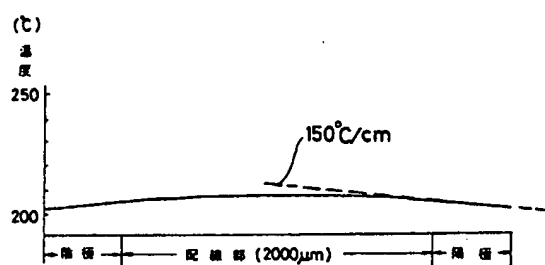
出願人代理人 弁理士 鈴 江 武 彦



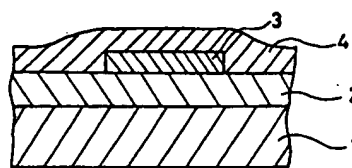
第 1 図



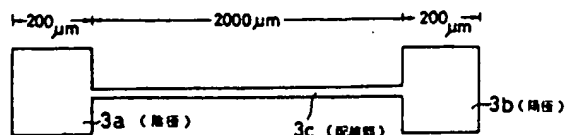
第 2 図



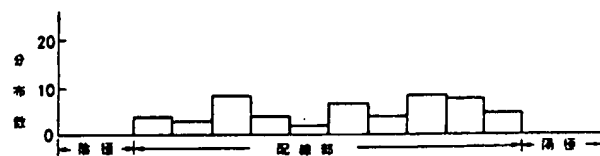
第 3 図



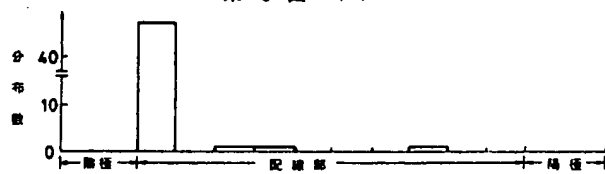
第 4 図



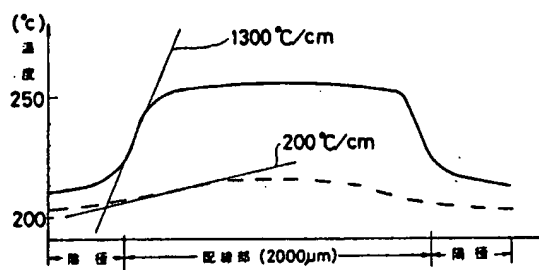
第 5 図



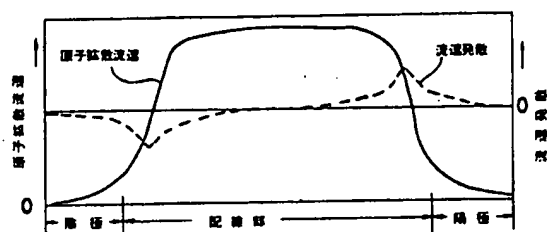
第 6 図 (A)



第 6 図 (B)



第 7 図



第 8 図